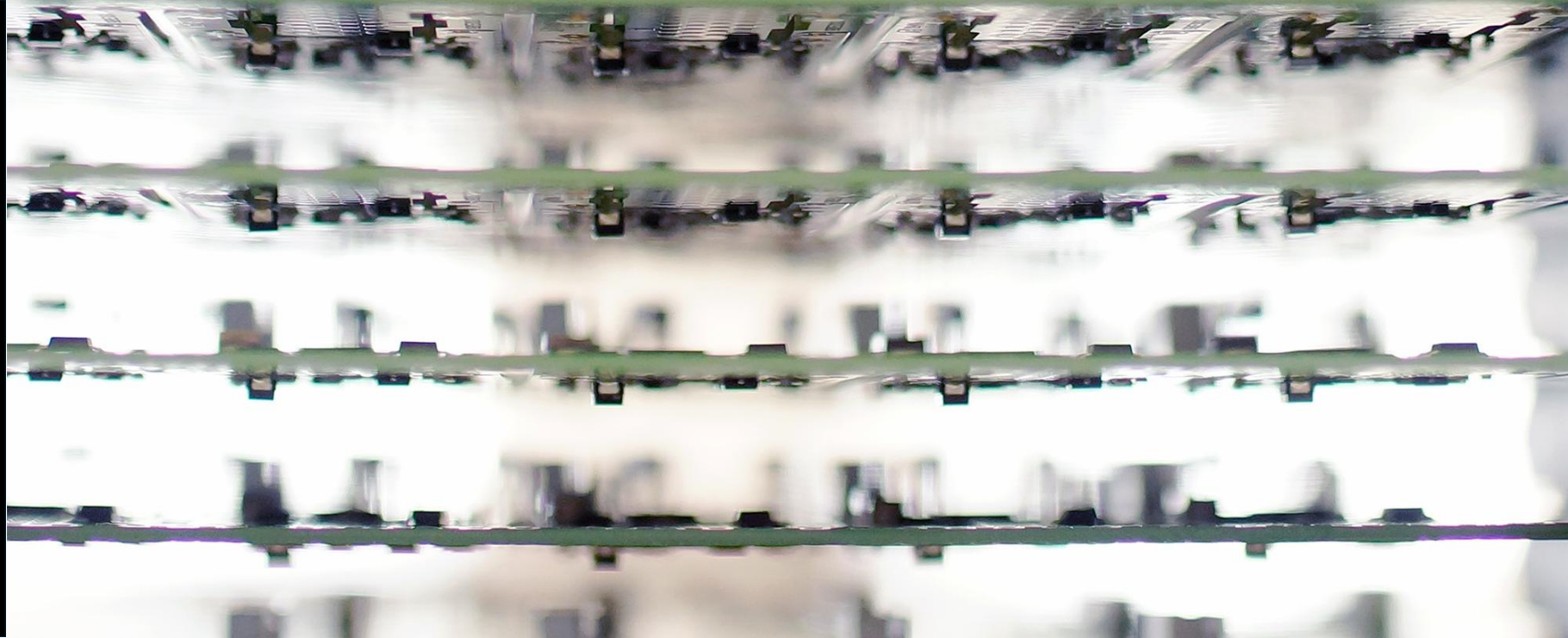


#13



HC electronics



Zrady návrháře DPS - 2. díl (tak trochu naopak)

Když jsme přemýšleli o tom, na které chyby vývojářů elektroniky upozornit, dali jsme jich dohromady tolik, že se nám do jednoho vydání blogu nevešly. Proto přicházíme s druhým dílem, ale pojmem ho tak trochu naruby. Dáme vám totiž rady, jak postupovat, když budete chtít výrobcu elektroniky jeho práci co nejvíce zkomplikovat anebo si pojistit, že vás výroba bude prostě stát víc. Všechny následující rady přitom vycházejí z našich zkušeností. Takže takhle své osazovně zavaříte nejvíc:

Označení polarit tak nějak podle vlastního uvážení. Když se třeba rozhodnete označovat všechny kondenzátory s polaritou znaménkem minus. Elektrolytické i tantalové. Tím se vám podaří nás třeba nacytat a tantalové možná osadíme opačně. Takže pokud nám chcete zamotat hlavu, polaritu ve výkresu označujte jinak, než jak jsou označeny samy součástky.

Pokud budou v panelu desky plošných spojů oddělených v-drážkou, **navrhnete nějakou tenkou dráhu těsně k okraji.** To se výrobcu podaří ji při dělení panelu nejspíš poškodit. Pokud je tohle vaším cílem, navrhujte tenké dráhy blíž k okraji DPS než 1 mm.

Když chcete, aby si výrobce lámal hlavu s tím, proč některé QFN obvody jsou zapájené nakřivo a třeba mají i problém pájením, jednoduše **umístěte pod QFN nepájivou masku, nejlépe k jedné straně.** K tomu účelu vám může místo nepájivé masky posloužit i vrstva popisu (silk screen). QFN součástky jsou zapájeny těsně k plošnému spoji a i nepájivá maska nebo popis může součástku nadzvednout. To si pak výrobce elektroniky užije.

Výrobci elektroniky také nemají rádi, když **mezi SMD pájecí plošku a blízký prokov nebo blízkou chladicí plošku nevložíte nepájivou masku.** Pasta z pájecí plošky po roztavení krásně nateče do prokovu nebo na chladicí plošku a není ji potom dost na zapájení součástky. A výrobce pak musí opravovat a opravovat.

Používáte pro návrh DPS s SMD součástkami stejné rozměry pájecích plošek bez ohledu na to, jestli se budou pájet vlnou nebo reflow? Výborně, pro jednu technologii, možná i pro obě, pokud máte plošky univerzální, to určitě fungovat nebude.

Potřebujete na desku osadit **součástky, které pro zapájení potřebují hodně pájecí pasty a také miniaturní součástky s malinkými ploškami.** Tak se s prostě s výrobcem nedomluvejte a klidně je **dejte třeba hned vedle sebe.** To se mu potom ani nepodaří řešit požadavek rozdílného množství pasty použitím stupňovité šablony (stepped stencil).

Bylo té ironie příliš? Tak to se omlouváme, mysleli jsme to dobře. Vždycky platí, že vám s každým návrhem můžeme pomoci, stačí se na nás obrátit a nic z výše uvedeného vám ani nám výsledek komplikovat nebude.

Betrays of the PCB Designer - Part 2

When we were thinking about which mistakes made by electronics developers to highlight, we came up with so many that we couldn't fit them all into one blog post. That's why we're bringing you part two, but we're going to approach it a little differently. We will give you advice on how to proceed if you want to make the electronics manufacturer's job as difficult as possible or ensure that production will simply cost you more. All of the following advice is based on our experience. Here's how to cause the most trouble for your assembly plant:

Mark polarities at your own discretion. For example, you can decide to mark all capacitors with a minus sign. Both electrolytic and tantalum. This may catch us out, and we may mount the tantalum capacitors the wrong way round. So if you want to confuse us, mark the polarity in the drawing differently from how the components themselves are marked.

If there are printed circuit boards separated by a V-groove in the panel, **design a thin track close to the edge.** The manufacturer will most likely damage it when dividing the panel. If this is your goal, design thin tracks closer than 1 mm to the edge of the PCB.

If you want the manufacturer to wonder why some QFN circuits are elevated on one side after soldering and may even have soldering problems, simply place a solder mask under the QFN, preferably on one side. For this purpose, a layer of description (silk screen) can also be used instead of a solder mask. QFN components are soldered close to the printed circuit board, and even a solder mask or silk screen can lift the component.

Electronics manufacturers also dislike it when you **don't place a solder mask between the SMD solder pad and a nearby plating or cooling pad.** After melting, the paste from the solder pad flows nicely into the via or onto the cooling pad, and then there is not enough left to solder the component. And then the manufacturer has to repair and repair.

Do you use the **same solder pad dimensions for PCB designs with SMD components, regardless of whether they will be soldered with wave or reflow?** Great, for one technology of these, maybe even for both, if you have universal pads, it definitely won't work.

You need to mount **components on the board that require a lot of solder paste for soldering, as well as miniature components** with tiny pads. So don't bother discussing it with the manufacturer and just put **them right next to each other.** The manufacturer will not even be able to solve the requirement for different amounts of paste using a stepped stencil.

Was that too ironic? We apologize, we meant well. We can always help you with any design, just contact us and none of the above will complicate the result for you or us.